

BUNDESREPUBLIK DEUTSCHLAND



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 103 34 014.9

Anmeldetag: 25. Juli 2003

Anmelder/Inhaber: Robert Bosch GmbH, 70442 Stuttgart/DE

Bezeichnung: Peripheriechipsatz

Priorität: 19.3.2003 DE 103 12 107.2

IPC: G 05 B, B 60 K, G 06 F

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 19. Januar 2004
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Klostermeyer

22.07.03

ROBERT BOSCH GMBH, 70442 Stuttgart

5

Peripheriechipsatz

10

Beschreibung

Die vorliegende Erfindung betrifft einen Peripheriechipsatz zur Realisierung von Hardwarefunktionen eines Steuergerätes sowie ein Motorsteuergerät mit einem erfindungsgemäßen

15

Peripheriechipsatz.

Stand der Technik

20

Moderne Steuergeräte, insbesondere zur Motorsteuerung bestehen aus einem Rechnerkern (Microcontroller) sowie einem Peripheriechipsatz zur Realisierung der benötigten Hardwarefunktionen. Dieser Peripheriechipsatz besteht typischerweise aus verschiedenen applikationsspezifischen integrierten Schaltkreisen (ASICs) und weiteren elektronischen Baugruppen. Die Aufteilung der benötigten Funktionen auf die verschiedenen ASICs und Baugruppen des Peripheriechipsatzes wird als Partitionierung bezeichnet.

25

30

Ein Peripheriechipsatz der Motorsteuergerätegeneration gemäß dem Stand der Technik weist typischerweise eine zwei ASICs umfassende Partitionierung auf. Hierbei ist ein erster ASIC vorgesehen, welcher folgende Komponenten aufweist: eine Spannungsversorgung mit drei verschiedenen Ausgangsspannungen; drei Gebersversorgungen, welche jeweils

eine Spannung von 5 Volt bereitstellen, ein Überwachungsmodul, zwei Treiber für bidirektionale serielle Schnittstellen, ein CAN-Treiber, vier Open-drain-Kleinsignalendstufen, eine Hauptrelaissteuerung, eine Hauptrelaisendstufe, eine Auswerterschaltung für Induktivgeber. Ein zweiter ASIC (ASIC 2), weist eine Achtzehnfach-Leistungsendstufe mit Nennströmen von 0,6 bis 3 Ampère sowie eine 5 Volt-Überwachung auf. Es sei darauf hingewiesen, daß die Abkürzung CAN für "Controller-Area-Network" steht. Hierunter wird ein standardisiertes serielles Bus-System für Kraftfahrzeuge zur Realisierung eines gegenseitigen Informations- und Datenaustausches zwischen einer Vielzahl elektronischer Steuergeräte verstanden.

Ziel der Erfindung ist es, eine innovative Partitionierung eines Peripheriechipsatzes bereitzustellen, welche flexibel einsetzbar ist und daher zukünftigen Anforderungen gerecht werden kann. Dies betrifft insbesondere die Partitionierung des Peripheriechipsatzes für die nächste Motorsteuergerätegeneration für Benzin- und/oder Dieselmotoren. Insbesondere wird angestrebt, eine Grundfunktionalität mit möglichst wenigen Komponenten bereitzustellen, wobei diese Grundfunktionalität bei Bedarf in einfacher Weise erweiterbar sein soll.

Dieses Ziel wird erreicht mit einem Peripheriechipsatz mit den Merkmalen des Patentanspruchs 1 sowie einem Motorsteuergerät mit den Merkmalen des Patentanspruches 8.

Vorteil der Erfindung

Ein erfindungsgemäßer Peripheriechipsatz zur Realisierung von Hardwarefunktionen eines Steuergerätes weist wenigstens

zwei elektronische Einheiten auf, welche eine Partitionierung zur Bereitstellung wenigstens einer Grundfunktionalität für ein Steuergerät gestatten. Diese erste und/oder zweite elektronische Einheit kann
5 typischerweise als applikationsspezifischer elektronischer Schaltkreis (ASIC) ausgebildet sein.

Der erste ASIC zur Bereitstellung einer Grundfunktionalität des Steuergeräts kann bevorzugt folgende Komponenten
10 aufweisen: eine Spannungsversorgung mit insbesondere vier unterschiedlichen Ausgangsspannungen, wenigstens eine, insbesondere drei Gebersversorgungen, ein Überwachungsmodul, einen Treiber für bidirektionale serielle Schnittstellen, ein CAN-Treiber, insbesondere mit Wake-Up-Funktion
15 (Aufwach-Funktion), eine Hauptrelaissteuerung, eine Hauptrelaisendstufe, ein SPI-Interface (Abkürzung für Serial Periphal Interface), einen Stop/Wake-Up-Counter (Anhalte/Aufwach-Zähler).

20 Ein zweiter ASIC zur Bereitstellung einer Grundfunktionalität des Steuergeräts kann folgende Komponenten aufweisen: eine insbesondere als Achtzehnfach-Leistungsendstufe ausgebildete Leistungsendstufe mit unterschiedlichen Nennströmen. Erfindungsgemäß können
25 derartige Nennströme Größen zwischen 0,6 und 3 Ampère aufweisen. Desweiteren weist der zweite ASIC vorzugsweise eine, insbesondere zwei Kleinsignalendstufen und eine 5-Volt-Überwachung auf.

30 Diese beiden ersten und zweiten elektronischen Einheiten bzw. ASICs sind zur Bereitstellung einer Grundfunktionalität eines Steuergerätes, insbesondere eines Motorsteuergerätes erforderlich.

Diese Grundfunktionalität wird von jenen Hardware-Komponenten erfüllt, die unabhängig von der Ausbildung eines Einspritzsystems oder Kundenanforderungen für die Darstellung eines Motormanagementsystems für bestimmte
5 Marktsegmente immer benötigt werden.

Mit dieser erfindungsgemäßen Ausgestaltung wird die Partitionierung des Peripheriechipsatzes an zukünftige Erfordernisse angepasst. Ein zusätzlicher Vorteil der neuen
10 Partitionierung besteht insbesondere in ihrer großen Flexibilität. Somit ist die Grundfunktionalität eines Steuergeräts bereits mit zwei elektronischen Einheiten bzw. ASICs darstellbar. Damit ist eine kostengünstige Abdeckung des Niedrigpreissegmentes möglich. Insbesondere
15 individuelle Grundfunktionalitäten können mit wenigen, insbesondere zwei elektronischen Einheiten bzw. ASICs modular bereitgestellt werden. Somit ist nicht erforderlich, dass für diese Grundfunktionalitäten komplex konstruierte ASICs zum Einsatz kommen müssen.

20

Der erfindungsgemäße Peripheriechipsatz kann optional wenigstens eine zusätzliche elektronische Einheit aufweisen, die zweckmäßigerweise ebenfalls als applikationsspezifischer integrierter Schaltkreis (ASIC)
25 ausgebildet sein kann und eine Partitionierung zur Bereitstellung wenigstens einer über die wenigstens eine Grundfunktionalität des Steuergerätes hinausgehende Funktionalität gestattet. Dieser Aspekt der Erfindung ist besonders dann von Vorteil, wenn derartige zusätzliche
30 Anforderungen unterschiedlicher Art sind, jedoch nicht von jedem Steuergerät erfüllt werden müssen. Derartige konkrete Anforderungen können aufgrund des modularen Aufbaus des Peripheriechipsatzes durch gezielten Einsatz speziell ausgebildeter elektronischer Einheiten realisiert werden.

Somit können insbesondere spezielle Funktionalitäten des Steuergerätes flexibel, individuell oder rationell partitioniert werden.

- 5 Eine optionale weitere elektronische Einheit, die ebenfalls als ASIC ausgebildet sein kann, kann folgende Komponenten aufweisen: einen Analog/Digital-Wandler mit acht Kanälen; eine, insbesondere zwei Kleinsignalendstufen; einen Treiber für bidirektionale serielle Schnittstellen. Eine
- 10 zusätzliche weitere elektronische Einheit, insbesondere als ASIC ausgebildet, kann insbesondere eine Auswerteschaltung für einen Induktivgeber aufweisen.

Derartige elektronische Einheiten sind zur Bereitstellung

15 einer Grundfunktionalität eines Steuergerätes, insbesondere Motorsteuergeräts, nicht unbedingt erforderlich, sie dienen bevorzugt der Erweiterung der Funktionen des Peripheriechipsatzes.

- 20 Erfindungsgemäß kann der Aufbau einer elektronischen Einheit neuartige Anforderungen, was Grundfunktionalitäten sowie über Grundfunktionalitäten hinausgehende Anforderungen an Funktionalitäten betrifft, variieren. Einzelne elektronische Einheiten können dabei Komponenten
- 25 aufweisen, welche die erfindungsgemäß konkret erwähnten Komponenten ersetzen oder ergänzen. Insbesondere beim Aufbau der weiteren elektronischen Einheiten können unterschiedliche Komponenten in unterschiedlichen Variationen zum Einsatz kommen, so dass konkrete Aufgaben
- 30 durchgeführt werden können.

Desweiteren weist ein erfindungsgemäßer Peripheriechipsatz bevorzugt wenigstens einen Microcontroller bzw. Rechnerkern auf. Die Funktion dieses Rechnerkerns besteht darin,

Steuerung, Regelung und Diagnose eines gesamten Motormanagementsystems zu übernehmen. Optional kann der Peripheriechipsatz in jeweils separaten Baugruppen, beispielsweise mit integrierten Schaltkreisen, folgende

5 Komponenten aufweisen: wenigstens eine Auswerteeinrichtung für wenigstens eine Lambdasonde, wenigstens einen zusätzlichen CAN-Treiber, wenigstens eine zusätzliche Leistungsendstufe, und/oder wenigstens eine einspritzsystemspezifische Endstufe. Mittels derartiger

10 separater Baugruppen kann eine Partitionierung eines Steuergerätes, insbesondere Motorsteuergerätes, an die jeweiligen Anforderungen, modular angepaßt werden.

In weiterer Ausgestaltung der Erfindung stellt die erste

15 Geberversorgung eine erste Spannung und die zweite Geberversorgung eine zweite Spannung bereit, die dritte Geberversorgung ist zwischen der ersten Spannung und der zweiten Spannung umschaltbar und stellt entweder die erste Spannung oder die zweite Spannung bereit. In einer

20 konkreten Ausführungsform der Erfindung kann die erste Spannung 5 Volt und die zweite Spannung 3,3 Volt betragen, somit ist die dritte Geberversorgung zwischen 5 Volt und 3,3 Volt umschaltbar.

25 Erfindungsgemäß ist der Peripheriechipsatz für ein Steuergerät, insbesondere für ein Motorsteuergerät einer zukünftigen Generation, insbesondere für Benzin- und Dieselmotoren geeignet. Das Motorsteuergerät kann dabei als Steuereinrichtung für ein Kraftstoffeinspritzsystem

30 ausgebildet sein.

Der erfindungsgemäße Peripheriechipsatz dient der Bereitstellung von Hardwarefunktionen für ein Steuergerät, insbesondere für ein Motorsteuergerät eines Kraftfahrzeuges

insbesondere für ein Kraftstoffeinspritzsystem. Der Peripheriechipsatz ist modular aus integrierten applikationsspezifischen Elementarschaltkreisen zur Bereitstellung einer Grundfunktionalität des Steuergerätes
5 sowie optional mit applikationsspezifischen integrierten Ergänzungsschaltkreisen zur Bereitstellung von über die Grundfunktionalität hinausgehenden Anforderungen an das Steuergerät ausgebildet. Aufgrund der flexiblen und modularen Bauweise des Peripheriechipsatzes, welcher den
10 Anforderungen entsprechend aufgebaut ist, ist eine individuelle Größenanpassung an konkrete Funktionalitäten eines Steuergerätes realisierbar.

Zeichnung

15

Die vorliegende Erfindung wird nun anhand der beigegeführten Zeichnung weiter erläutert. In dieser zeigt

Figur 1 ein schematisches Blockdiagramm einer bevorzugten
20 Ausführungsform des erfindungsgemäßen Peripheriechipsatzes.

In der Figur 1 ist gemäß eines bevorzugten Ausführungsbeispiels der Erfindung eine konkrete Partitionierung eines Peripheriechipsatzes 100 schematisch
25 dargestellt. Der erfindungsgemäße Peripheriechipsatz 100 weist als erste elektronische Einheit einen ersten ASIC 1 (Power-Supply), als zweite elektronische Einheit einen zweiten ASIC 2 (Universal-Power-Drivers), als dritte, ergänzende elektronische Einheit einen dritten ASIC 3
30 ("ADC"-Chip), eine Einspritzsteuereinrichtung 4 (Injection-Powerstage) sowie einen Rechnerkern 5 (Microcontroller) auf. Dabei ist vorgesehen, dass neben dem Rechnerkern 5 als zentraler Einrichtung der erste ASIC 1 sowie der zweite ASIC 2 zur Bereitstellung der Grundfunktionalität eines

Steuergerätes 200 dienen. Alle anderen in der Figur dargestellten Komponenten des Peripheriechipsatzes 100 sind lediglich zur Bereitstellung von über die Grundfunktionalität des Steuergerätes 200 hinausgehenden Anforderungen vorgesehen.

Der erste ASIC 1 weist eine Rückstelleinrichtung 1a (Reset), einen Zündungseingang 1b (Ignition-Input), eine Hauptrelaiskontrolleinrichtung 1c (Main-Relais-Controll), eine Aufwacheinrichtung 1d (Wake-up), ein Serial Periphall Interface 1e, einen Treiber 1f für bidirektionale serielle Schnittstellen (ISO-Driver), eine Überwachungseinrichtung 1g (Supervisor), einen Stop/Wakeup Counter 1h, eine Spannungsversorgung sowie einen CAN-Treiber 1i (CAN-Driver) auf. In anderen bevorzugten Ausführungsformen der Erfindung können einzelne Komponenten des ersten ASICs 1 durch andere Komponenten ergänzt werden. Außerdem kann der Peripheriechipsatz 100 in separaten Baugruppen zwei CAN-Treiber 11, 12 (CAN-Driver) sowie ein induktiver Sensor 13 (Inductive Sensor) als optionale Erweiterung aufweisen.

Der zweite ASIC 2 weist eine Achtzehnfach-Leistungsendstufe 2a, welche alternativ als Sechzehnfach-Leistungsendstufe ausgebildet sein kann (Lowside-Driver), zwei Kleinsignalendstufen 2b (Small-Signal-Driver), einen uS-Bus 2c, als serielle Schnittstelle zwischen dem Rechnerkern 5 (Microcontroller) und dem ASIC 2, sowie eine 5-Volt-Überwachung 2d (5V-Monitor) auf. Im zweiten ASIC 2 ist in einer separaten Baugruppe optional wenigstens ein zusätzlicher Leistungstreiber 21 (Additional Power-Driver) zugeordnet, dieser kann Mehrfach-Leistungsendstufen aufweisen.

Der ergänzende ASIC 3 weist einen 5V-Analog/Digital-Wandler 3a mit acht Kanälen (ADC-Channels) ein SPI-Interface 3b, zwei Kleinsignalendstufen 3c mit einer Digagnoseeinrichtung 3d sowie einen Treiber 3e für bidirektionale serielle Schnittstellen (ISO Driver) auf. Außerdem kann der Peripheriechipsatz optional zwei Lambdasonden 31 (Lambda-Evaluation) als optionale Erweiterung aufweisen.

Der für die Funktion des Peripheriechipsatzes eingesetzte Microcontroller 5 bzw. Rechnerkern weist ein integriertes Flash 5a, ein intergrietes SRAM 5b sowie eine intelligente Peripherie 5c auf. Dem Microcontroller 5 sind optional ein externes Flash 51 und ein externes SRAM 52 zugeordnet. Soll mittels des Peripheriechipsatzes 100 eine Steuereinrichtung für ein Kraftstoffeinspritzsystem bereitgestellt werden, ist eine einspritzsystemspezifische Endstufe 4 erforderlich.

Je nach Anforderungen, die an die Funktionalität eines Steuergerätes gestellt werden, kann ein Peripheriechipsatz 100 gemäß der Figur 1 ausgebildet sein. Aufgrund der erfindungsgemäßen Möglichkeit, einen Peripheriechipsatz 100 flexibel und modular aufzubauen, sind Hardwarefunktionen des Steuergeräts individuell partitionierbar. Einzelne Komponenten des Peripheriechipsatzes 100, wie in der Figur 1 abgebildet, können jeweiligen Anforderungen entsprechend durch andere Komponenten ergänzt werden.

22.07.03

ROBERT BOSCH GMBH, 70442 Stuttgart

5

Ansprüche

- 10 1. Peripheriechipsatz zur Realisierung von
Hardwarefunktionen eines Steuergerätes, der wenigstens zwei
elektronische Einheiten aufweist, die eine Partitionierung
zur Bereitstellung einer Grundfunktionalität des
Steuergeräts gewährleisten, bei dem die erste elektronische
15 Einheit (1)
- eine Spannungsversorgung mit unterschiedlichen
Ausgangsspannungen,
- wenigstens eine, insbesondere drei Gebersversorgungen,
- ein Überwachungsmodul (1g),
20 - einen Treiber (1e) für bidirektionale serielle
Schnittstellen,
- einen CAN-Treiber (1i), insbesondere mit Aufwach- bzw.
wake-up-Funktion,
- eine Hauptrelaissteuerung (1c),
25 - eine Hauptrelaisendstufe,
- ein Serial-Peripheral-Interface(SPI), und
- einen Stop/Aufwach-Zähler (1d),
und/oder die zweite elektronische Einheit (1, 2)
- eine Leistungsendstufe, insbesondere eine
30 Achtzehnfach-Leistungsendstufe (2a), insbesondere mit
Nennströmen zwischen 0,6 A und 3 A,
- wenigstens eine, insbesondere zwei
Kleinsignalendstufen (2b), und

- eine Spannungsüberwachung, insbesondere eine Fünf-Volt-Überwachung (2d),
aufweist.

5 2. Peripheriechipsatz (100) nach Anspruch 1, der optional
wenigstens eine zusätzliche elektronische Einheit (3)
aufweist, welche eine Partitionierung zur Bereitstellung
einer über die Grundfunktionalität des Steuergerätes
(200) hinausgehende Funktionalität gestattet und folgende
10 Komponenten aufweist:

- ein Analog/Digital-Wandler (3a) mit insbesondere acht
Kanälen,
- eine, insbesondere zwei Kleinsignalendstufen (3c),
- einen Treiber (3b) für bidirektionale serielle
15 Schnittstellen.

3. Peripheriechipsatz (100) nach einem der Ansprüche 1
oder 2, der optional wenigstens eine zusätzliche
elektronische Einheit (4) aufweist, welche eine
20 Partitionierung zur Bereitstellung einer über die
Grundfunktionalität des Steuergerätes hinausgehenden
Funktionalität gestattet und eine Auswerteschaltung für
Induktivgeber aufweist.

25 4. Peripheriechipsatz (100) nach einem der Ansprüche 1
bis 3, bei dem wenigstens eine elektronische Einheit (1, 2,
3, 4) als applikationsspezifischer elektronischer
Schaltkreis ausgebildet ist.

30 5. Peripheriechipsatz nach einem der vorstehenden
Ansprüche, der einen Rechenkern (5) bzw. Microcontroller
aufweist.

6. Peripheriechipsatz nach einem der vorstehenden Ansprüche, optional mit

- wenigstens einer Auswerteeinrichtung für wenigstens eine Lambda-Sonde (31, 32),

- 5 - wenigstens einem zusätzlicher CAN-Treiber (11, 12),
- wenigstens einer zusätzlichen Leistungsendstufe (21),
- wenigstens eine einspritzsystemspezifische Endstufe (4), wobei diese Komponenten insbesondere in separate Baugruppen untergebracht sind.

10 7. Peripheriechipsatz nach Anspruch 1, bei der eine erste Geberversorgung eine erste Spannung von insbesondere 5 V bereitstellt, eine zweite Geberversorgung eine zweite Spannung von insbesondere 3,3 V bereitstellt und eine
15 dritte Geberversorgung zur Bereitstellung einer Spannung zwischen der ersten Spannung von insbesondere 5 V und der zweiten Spannung von insbesondere 3,3 V umschaltbar ist.

20 8. Motorsteuergerät, insbesondere für ein Kraftfahrzeug mit wenigstens einem Peripheriechipsatz (100) nach einem der Ansprüche 1 bis 7.

25 9. Motorsteuergerät nach Anspruch 8, welches als Steuereinrichtung für ein Motormanagementsystem, insbesondere Kraftstoffeinspritzsystem ausgebildet ist.

22.07.03

ROBERT BOSCH GMBH, 70442 Stuttgart

5

Zusammenfassung

10

Ein erfindungsgemäßer Peripheriechipsatz zur Realisierung von Hardwarefunktionen eines Steuergerätes weist wenigstens zwei elektronische Einheiten auf, welche eine Partitionierung zur Bereitstellung wenigstens einer

15

Grundfunktionalität für ein Steuergerät gestatten. Diese erste und/oder zweite elektronische Einheit kann typischerweise als applikationsspezifischer elektronischer Schaltkreis (ASIC) ausgebildet sein.

<u>4</u>		4a	4b

<u>2</u>		2a	2b	2c	2d

<u>21</u>

<u>5</u>		5a	5b	5c

<u>51</u>

<u>52</u>

<u>3</u>		3a	3b	3c	3d	3e

<u>31</u>

<u>31</u>

<u>1</u>		1a	1b	1c	1d	1e	1f	1g	1h	1i

<u>11</u>

<u>12</u>

<u>13</u>

<u>200</u>

Fig 1

100
27